

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-194118

(43) 公開日 平成7年(1995)7月28日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 3/28		W		
H 0 2 J 1/12		7429-5G		
H 0 2 M 7/08		9180-5H		
7/217		9180-5H		
7/48	D	9181-5H		

審査請求 未請求 請求項の数22 O L (全 14 頁)

(21) 出願番号 特願平5-331022

(22) 出願日 平成5年(1993)12月27日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 ▲高▼橋 正

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 恩田 謙一

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72) 発明者 叶田 玲彦

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

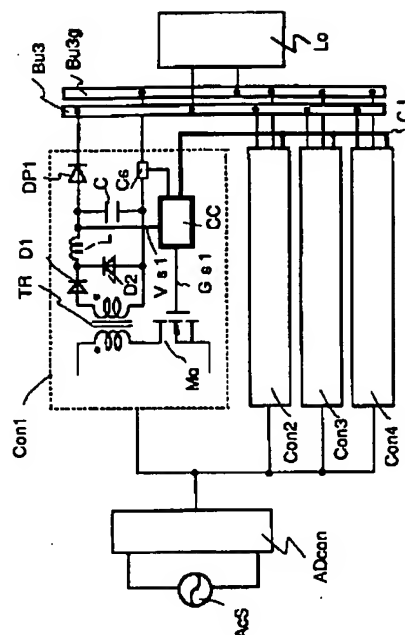
(54) 【発明の名称】 電源システム

(57) 【要約】

【目的】本発明の主たる目的は、複数のコンバータを並列接続して成る電源システムにおいて、故障したコンバータに影響されずに安定な出力が得られる冗長性及び信頼性の優れた電源システムを提供することにある。

【構成】複数のコンバータの各電流を検出し、それらのなかの最大の電流値に各コンバータの電流を合わせるように各コンバータを制御させる。これにより、並列コンバータの中に故障して出力電流が零になったコンバータが含まれていても、その状態のままで残りのコンバータで負荷電流が均等に分担される。また、複数のコンバータと複数の負荷との間に共通のコモンバスを配置させることにより信頼性の高い冗長運転が可能となる。

図 1



1

【特許請求の範囲】

【請求項1】複数のコンバータ（電力変換器）の出力を並列接続して負荷に電力を供給するように構成した電源システムにおいて、各コンバータの出力電流を検出する電流検出手段と、前記電流検出手段より得られる各コンバータの出力電流の中から最大値の出力電流を検出する最大電流検出手段と、前記各コンバータの出力電流を前記最大値の出力電流に合わせるように各コンバータを制御する手段とを備えたことを特徴とする電源システム。

【請求項2】交流を所定電圧の直流に変換するAC/DCコンバータ、あるいは直流を所定電圧の直流に変換するDC/DCコンバータを複数個有し、これらの出力を並列接続して負荷に電力を供給するように構成した電源システムにおいて、各コンバータの出力電圧を検出してこれが所定値になるように各コンバータの出力電圧を制御する電圧制御手段と、各コンバータの出力電流を検出する電流手段と、前記電流検出手段より得られる各コンバータの出力電流の中から最大値の出力電流を検出する最大電流検出手段と、前記各コンバータの出力電流を前記最大値の出力電流に合わせるように各コンバータを制御する手段とを備えたことを特徴とする電源システム。

【請求項3】請求項2の前記電圧制御手段において、各コンバータ毎に前記検出した出力電流の最大値とコンバータの出力電流とを比較する手段を設け、その差をなくすようにコンバータの電圧を制御させるようにしたことを特徴とする電源システム。

【請求項4】交流電源を第1のコモンバスに接続し、該コモンバスより交流入力を得て直流に変換する整流器を複数個配し、該整流器の直流出力を第2のコモンバスに接続し、該コモンバスより交流入力を得て所定電圧の直流に変換するDC/DCコンバータを複数個配し、該コンバータの直流出力を第3のコモンバスに接続し、該コモンバスを介して複数の負荷に直流電力を供給するようにしたことを特徴とする電源システム。

【請求項5】複数のコンバータからの出力を並列接続して負荷に供給する電源システムにおいて、前記コンバータの許容故障数を $h$ としたとき、並列接続するコンバータの数 $k$ を、 $(2+2h) \leq k \leq (8+2h)$ なる関係を満足するように選ぶようにしたことを特徴とする電源システム。

【請求項6】複数の磁気ディスク装置に直流電力を供給する複数のコンバータを有する電源システムにおいて、前記磁気ディスク装置を複数のグループに分け、第1のグループに電力を供給する第1のコモンバスから成る第1のクラスターと、前記第1のクラスターが複数個接続された第2のクラスターに共通に電力を供給する第2のコモンバスを有し、この第2のコモンバスに複数のコンバータを接続し、階層化したコモンバスにより電力の授受を行うようにしたことを特徴とする電源システム。

【請求項7】複数の磁気ディスク装置に直流電力を供給

2

する複数のコンバータを有する電源システムにおいて、前記磁気ディスク装置を複数のグループに分け、第1のグループに電力を供給する第1のコモンバスから成る第1のクラスターと、前記第1のクラスターが複数個接続された第2のクラスターに共通に電力を供給する第2のコモンバスを有し、前記第2のコモンバスと前記第2のクラスターに電力を供給する第3のコモンバスを有し、このように $x$ 次（ $x$ =整数）の階層化したコモンバスを設けて最も高次のコモンバスに複数のコンバータを接続して、電力の授受を行うことを特徴とする電源システム。

【請求項8】請求項6において、前記第1及び第2のコモンバスのうちグランド側は各1個とし、非グランド側を複数配置して並列接続し、複数の階層化したコモンバスにより電力の授受を行うことを特徴とする電源システム。

【請求項9】請求項6において、前記第1及び第2のコモンバスのうち非グランド側にヒューズを設けると共に第1のコモンバスのヒューズの容量を第2のコモンバスのヒューズ容量より小さくしたことを特徴とする電源システム。

【請求項10】請求項6において、前記第1及び第2のコモンバスのうち非グランド側に電力の供給を遮断するスイッチを設けたことを特徴とする電源システム。

【請求項11】請求項6において、前記第1及び第2のコモンバスのグランド側と非グランド側をコンデンサで接続したことを特徴とする電源システム。

【請求項12】請求項6において、前記第1のコモンバスと前記磁気ディスク装置とをダイオードを介して接続したことを特徴とする電源システム。

【請求項13】請求項6において、前記第1のコモンバスには $x$ を整数とすると $8 \times x$ 個の磁気ディスク装置を接続して電力の授受を行うことを特徴とする電源システム。

【請求項14】請求項6において、前記第1のクラスターの数 $x$ を整数とすると $8 \times x$ 個配置したことを特徴とする電源システム。

【請求項15】請求項6において、前記磁気ディスク装置に記録するデータのビット方向は第1クラスターに第1ビット、第2クラスターに第2ビット、を第 $n$ クラスターに第 $n$ ビットを記録させるようにしたことを特徴とする電源システム。

【請求項16】複数の磁気ディスク装置及び複数の制御回路に直流電力を供給する複数のコンバータを有する電源システムにおいて、前記磁気ディスク装置及び複数の制御回路を複数のグループに分け、第1のグループに電力を供給する第1のコモンバスから成る第1のクラスターと前記第1のクラスターが複数個接続された第2のクラスターに共通に電力を供給する第2のコモンバスを有し、この第2のコモンバスに複数のコンバータを接続

し、階層化したコモンバスにより電力の授受を行うことを特徴とする電源システム。

【請求項17】複数の負荷を有する負荷グループと複数のDC/DCコンバータを有するコンバータグループ、及び複数の整流部と複数の交流電源からなり、前記負荷グループとコンバータグループとの間、及び複数のコンバータと複数の整流部との間、さらに複数の整流部と複数の交流電源の間をそれぞれ少なくとも一つのコモンバスで接続し、電力の授受を行うことを特徴とする電源システム。

【請求項18】複数の交流電源から各々整流器を通して整流し、各整流された出力を各々インダクタンスを介して、スイッチング素子により前記交流電源より高い周波数でスイッチング動作して各交流電源の力率を改善するようにした1個の力率改善回路に入力し、その出力をコモンバスを介して複数のコンバータに電力を供給するようにしたことを特徴とする電源システム。

【請求項19】請求項18において、前記スイッチング素子のオン/オフの比（導通比）を制御して前記力率改善回路内の出力側に設けられる平滑コンデンサの端子電圧がほぼ一定になるようにしたことを特徴とする電源システム。

【請求項20】請求項18において、周波数又は位相の異なる複数の交流電源から各々整流器を通して整流し、その複数出力を各々インダクタンスを介して接続すると共に、前記交流電源より高い周波数でスイッチングするダブルフォワード形のDC/DCコンバータの第1のスイッチング素子と第2のスイッチング素子の導通比を変えることにより、各交流電源の力率を改善するようにしたことを特徴とする電源システム。

【請求項21】電気自動車の動輪を駆動する複数のモータを有するモータグループと請求項1のコンバータを複数有するコンバータグループ、及び複数のバッテリー電源から成り、前記モータグループとコンバータグループの間を複数の共通コモンバスで接続すると共に、複数のコンバータと複数の直流電源をそれぞれ少なくとも一つの共通のコモンバスで接続して、電力の授受を行うことを特徴とする電気自動車の電源システム。

【請求項22】計算機システムを構成する複数計算機のグループに電力を供給する請求項2のコンバータを複数有するコンバータグループ、及び複数の整流部と複数の交流電源から成り、前記計算機グループとコンバータグループの間を複数の共通コモンバスで接続すると共に、複数のコンバータと複数の整流部を少なくとも一つの共通のコモンバスで接続して、電力の授受を行うことを特徴とする計算機システムの電源システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は複数の並列コンバータで負荷に電力を供給する電源システムに関する。

【0002】

【従来の技術】従来の並列コンバータは、特開平1-270743号公報、特開昭51-27415号公報や特開昭63-140632号公報に記載のような構成が知られている。また、交流側の力率改善としては特開昭62-31371号公報が知られている。

【0003】

【発明が解決しようとする課題】上記従来技術はDC/DCコンバータの並列運転やコンバータの並列運転に冗長性を持たせたものであるが、コンバータが故障した場合の対策が成されておらず、信頼性の検討が成されてなかった。なお、電子通信情報学会 信学技報PE92-47, p23-29 (1992/11)「DC/DCコンバータの並列運転制御について」には、並列コンバータの電流バランスや、電流分担の制御は図3(b), (c)に示すように各コンバータの電流を検出し、その平均値に自コンバータの電流を合わせる平均電流制御や、各コンバータを単に並列接続しただけのオーバーフロー方式が一般的であると記載されている。しかし、平均電流制御方式ではあるコンバータが故障した場合はそのコンバータの出力電流が零になるので、全コンバータの平均電流値が低下してしまうので、本来は電流を増加しなければならないところを各コンバータの電流が低下するので、負荷の要求する電流を流すことができなくなる。これを解決するため故障したコンバータを検出してそれをスイッチ等で並列運転から切り放して、残りのコンバータの電流を負荷に合うように分配する装置が必要であった。また、オーバーフロー方式は図示のように各コンバータを並列接続するのみであり、電流バランスは各コンバータの電流リミッターで制限されるのみであり、バランスが悪く、そのため電圧変動も悪かった。

【0004】また、交流入力側の力率改善回路が提案されているが複数の交流電源に対応するような構成はなかった。

【0005】本発明の主たる目的は、複数のコンバータを並列接続して成る電源システムにおいて、故障したコンバータに影響されずに安定な出力が得られる冗長性及び信頼性の優れた電源システムを提供することにある。

【0006】また、本発明の第2の目的は、磁気ディスク装置等の電源システムとして冗長性と信頼性を向上させることにある。

【0007】さらに、本発明の第3の目的は、上記電源システムにおける力率改善回路を単純化してシステムとしての小形化を図ることにある。

【0008】

【課題を解決するための手段】上記主たる目的は、複数のコンバータ（電力変換器）の出力を並列接続して負荷に電力を供給するように構成した電源システムにおいて、各コンバータの出力電流を検出する電流検出手段と、前記電流検出手段より得られる各コンバータの出力

電流の中から最大値の出力電流を検出する最大電流検出手段と、前記各コンバータの出力電流を前記最大値の出力電流に合わせるように各コンバータを制御する手段とを備えたことにより達成する。

【0009】また、交流電源を第1のコモンバスに接続し、該コモンバスより交流入力を得て直流に変換する整流器を複数個配し、該整流器の直流出力を第2のコモンバスに接続し、該コモンバスより直流入力を得て所定電圧の直流に変換するDC/DCコンバータを複数個配し、該コンバータの直流出力を第3のコモンバスに接続し、該コモンバスを介して複数の負荷に直流電力を供給するような構成にして達成する。

【0010】また上記第2の目的は、複数の磁気ディスク装置に直流電力を供給する複数のコンバータを有する電源システムにおいて、前記磁気ディスク装置を複数のグループに分け、第1のグループに電力を供給する第1のコモンバスから成る第1のクラスターと、前記第1のクラスターが複数個接続された第2のクラスターに共通に電力を供給する第2のコモンバスを有し、この第2のコモンバスに複数のコンバータを接続し、階層化したコモンバスにより電力の授受を行うようにしたことにより達成する。

【0011】さらに上記第3の目的は、複数の交流電源から各々整流器を通して整流し、各整流された出力を各々インダクタンスを介して、スイッチング素子により前記交流電源より高い周波数でスイッチング動作して各交流電源の力率を改善するようにした1個の力率改善回路に入力し、その出力をコモンバスを介して複数のコンバータに電力を供給するようにしたことにより達成する。

【0012】

【作用】主たる目的を達成する上記手段によれば、各コンバータの出力電流は並列運転しているコンバータの中で一番大きな電流値に合わせるように制御され、電流の小さなコンバータの電流は増加し、それにより電流の大きなコンバータの電流は減少して各コンバータの電流はバランスする。このため、並列運転しているコンバータの数を1~2台多くしておけば、あるコンバータが故障して出力電流が零になってしまっても残りのコンバータでは故障したコンバータに影響されずに各々電流を分担できる。従って各コンバータの故障検出や切り替えスイッチも必要なく、安定した電流バランス制御を行うことができる。

【0013】また、もう一つの手段によれば、電源システムを構成する複数の要素をそれぞれの入出力部において共通のコモンバスで接続することにより、各要素の故障が発生しても、要素の数と負荷容量との間にある関係（許容故障数をhとすると要素数kを $(2+2h) \leq k \leq (8+2h)$ とする）を持たせることによりシステムの電源設備容量を最小にして信頼性の高い冗長運転が達成できる。

【0014】また第2の目的を達成する上記手段によれば、複数の磁気ディスク装置とこれに直流電力を供給する複数のコンバータを階層化した複数のコモンバスにより接続することにより、冗長性と信頼性が向上するほかに装置全体としてコンパクト化が図れる。

【0015】さらに第3の目的を達成する上記手段によれば、複数の交流電源を要する場合でも1個の力率改善回路で電源システム力率が改善できるので装置の小形化が図れる。

【0016】

【実施例】以下、本発明を図1~図3により説明する。図1は本発明の一実施例を示す電源システムのブロック図である。ADconは交流源AcSからの交流を直流に変換するAC/DCコンバータ（整流回路）である。con1~4はADconからの直流出力を受けを安定な直流電力を出力するDC/DCコンバータで並列に4個設けられている。DC/DCコンバータcon1~4の直流出力は正負各々共通のコモンバスBu3、Bu3gを介して負荷Loに与えるように構成されている。

【0017】ここで、DC/DCコンバータcon1~4は、フォワード形のコンバータで構成されている。それはADconの直流出力側に直列接続されるトランスTRの1次側とスイッチング素子Moと、トランスの2次側に接続されるダイオードD1、D2とコイルLからなる整流回路及びコンデンサCからなる平滑回路と、逆電流防止用のダイオードDP1から主回路が構成される。CCは出力電圧Vs1を検出してこれが安定的に所定値になるようにスイッチング素子Moを出力信号Gs1により制御する制御回路である。なお、この制御回路CCには、電流検出器Csによって出力電流を検出した信号と、並列接続された各コンバータの中の最大電流を検出してその値に各コンバータの電流が追従するように制御するための制御線CLが入力されている。

【0018】次に、制御回路CCの詳細を図2より説明する。図2は、図1における制御回路CC1の具体的な構成を示したもので、コンバータの出力電流の検出値Cs1がOPアンプOP1、OP2の一方に入力され、OPアンプOP1、OP2の他の入力には制御線CLが接続されている。OPアンプOP1の出力はダイオードD3を通して制御線CLに接続されている。OPアンプOP2の出力は基準電圧Rfとコンバータ出力電圧Vs1と突き合わされ、その差はPWM回路に入力される。そしてPWM回路から出力される出力信号Gs1により図1の半導体スイッチMoを動作させる。

【0019】いま、並列運転されるDC/DCコンバータの各制御回路CC1~CCkは図示のように接続されているので、制御線CLには複数のコンバータのなかで最も高い電流値が示されることになる。従って、各コンバータは最も高い電流値を出力するように制御されると同時に各コンバータは各々電圧制御があるので、最大電

流が流れていたコンバータの電流が低下し、その結果、各コンバータの電流はバランスして流れるように落ちつき、コンバータの並列運転における電流バランスが向上する。

【0020】また、複数の負荷と複数のコンバータをコモンバスで共通に接続して冗長性を持たせたシステムでは、あるコンバータが故障しても、そのまま残りのコンバータで運転を続行出来るようにする必要があるが、この点においても本発明の場合は故障コンバータを放置したままでも電流制御の基準値が低下することなく、残りのコンバータで負荷を分担できる。

【0021】例えば、図1の構成で定格出力電流容量5AのDC/DCコンバータが4台で並列運転して負荷に電流を15A（コンバータ1台の分担電流は3.75A）を供給しており、ここで、1台のコンバータが故障したとする。ところが、各コンバータを構成する回路自体には特性上のバラツキが少なからず有しており、実際の出力電圧値は必ずしも同一とはなっていない。このため1台のコンバータが故障した際には、出力電圧値の最も大きいコンバータに電流の負担（7.5A）が過渡的にかかることになる。

【0022】しかし、本発明では、他のコンバータにも上記最大電流値が流れるように差分（ $=7.5-3.75$ ）に応じて出力電圧が大きくなるように制御されるので、定常状態ではコンバータ1台の分担電流は5Aに制御することができる。

【0023】次に、本発明の特徴と従来方式との差異をより明確にするため図3を用いて説明する。最も簡単な従来方式（図3（c））は複数の電源をただ並列運転し、特別制御しない方式で、オーバーフロー方式と読んでいる。この方式は各コンバータのインピーダンスにしたがった分担電流となるため、電流バランスも悪く電圧変動も大きい。しかし、その反面、電源容量に余裕があればコンバータに故障が発生してもそのまま放置しておいてもさしつかえない。

【0024】また、従来方式（図3（b））の平均電流方式は全コンバータの平均電流を基準値として自コンバータの電流を合わせる様に制御する方法である。しかし、この方式は並列運転しているコンバータが故障するとそのコンバータの電流が零となるので、平均値である基準値が下がることになる。そしてこの電流に合わせて各コンバータを制御すると合成電流は下がり要求する負荷電流に対応できなくなる。従って、この方式はコンバータが故障した場合には残りのコンバータが容量的に余裕があっても正常な動作が出来なくなる。この解決法として故障検出回路によりコンバータの故障を検出し、スイッチ等により故障コンバータを回路より切り離すことが必要になる。

【0025】本発明では、図1、図2において説明したように、各コンバータの最大電流が電流制御の基準値と

するので、コンバータが故障した場合でも電流制御の基準値が低下することなく、残りのコンバータで負荷を分担できる。

【0026】また、コンバータが故障しても特別な回路等を必要とせず、故障のコンバータを放置していても残りのコンバータが容量的に余裕があれば正常な運転を続けることができるという冗長性にも優れている。

【0027】なお、図1の実施例では交流源AcSからの交流を直流に変換するAC/DCコンバータにADconが1台で複数のDC/DCコンバータに直流電力を供給しているが、各DC/DCコンバータの前段にAC/DCコンバータをそれぞれ設けても良い。

【0028】図4は本発明の他の実施例を示した電源システムのブロック構成である。ここで図1と異なるところは、図1におけるAC/DCコンバータADconを複数の整流回路Re1～Re3に分けて構成し、さらに整流回路Re1～Re3の各入力及び各出力端子はパワー配線用の共通バスであるコモンバスBu1及びBu2で接続しているところに有る。

【0029】なお、コモンバスBu1には交流源AcSが接続され、また、コモンバスBu2には複数のDC/DCコンバータCon1～Conkの入力が接続され、コモンバスBu3にはコンバータCon1～Conkの出力と複数の負荷Lo1～Lomが接続されている。

【0030】このように、電源システムを構成する整流回路においてもコモンバスを用いて複数に分割することにより冗長性をさらに向上させることができる。

【0031】また、図4の電源システムの構成において、コモンバスBu3に接続される各負荷の容量をWf、数をmとし、コンバータの容量をWp、数をkとすると全コンバータで全負荷を持つためには $Wp \times k = Wf \times m$ が成立するように選べば良い。ここで、コンバータが1個故障してもシステムが動作を続けられる許容故障数hが1の場合には、 $Wp \times (k-1) \geq Wf \times m$ が成立するように選ぶことにより達成できる。また、許容故障数2の場合は $Wp \times (k-2) \geq Wf \times m$ が成立するように選ぶことにより達成できる。

【0032】また、コモンバスBu2に接続される整流回路の容量をWrとし、数をaとすると整流回路とコンバータの関係も同じように許容故障数1の為に $Wr \times (a-1) \geq Wp \times k$ が成立するように選ぶことにより達成できる。同様に負荷とコンバータと整流部の3者の関係にはコンバータと整流部の許容故障数を1とすれば $Wr \times (a-1) \geq Wp \times (k-1) \geq Wf \times m$ が成立するように選ぶことにより達成できる。

【0033】図5は、許容故障数h=1の場合のコンバータの並列数kと全負荷（ $Wf \times m$ ）に対する全コンバータの設備容量（ $Wp \times k$ ）の容量比Pの関係を示す。並列数が2の場合が容量Pが全負荷の2倍となり、並列数kが大きくなると容量比Pが少なくて済む。ま

た、コンバータの設備費用Hは設備容量比Pに比例すると同時にコンバータ個数に比例して大きくなるので、図示のようなカーブが得られる。この図より最も経済的な並列個数kは4~10個である。同様に許容故障数h=2の場合のコンバータの並列個数kと全負荷(Wf×m)に対する全コンバータの設備容量(Wp×k)の容量比Pの関係は図6のようになり、最も経済的な並列個数kは6~12個である。これより許容故障数をhとすれば、 $(2+2h) \leq k \leq (8+2h)$ の範囲に入る。このように並列数を選べば費用と少ない設備容量で信頼性の高い冗長系を組むことが出来る。

【0034】図7は本発明の他の実施例で電源システムを磁気ディスク装置に組み込んだ構成図を示す。同図はコンバスBU3と磁気ディスク、AC/DCコンバータの具体的な配置を示している。AC/DCコンバータで構成した電源ユニットPS1~PSkの出力は+側のコンバスBU3p1、-側のコンバスBU3f1に直接接続出来るようにコンバス側をソケットPC11~PC21とし、電源ユニット側をプラグPJ11~PJ21にしている。+側のコンバスBU3p1は次のコンバスBU3p2を介してコンバスBU31p~BU3npに接続している。同様に-側のコンバスBU3f1は次のコンバスBU3f2を介してコンバスBU31f~BU3nfに接続している。

【0035】また、磁気ディスクDU11~DU1mはコンバスBU31pとBU31fにソケットDC11~DC14とプラグDJ111~DJ141によって接続しており、磁気ディスクDUn1~DUnmはコンバスBU3npとBU3nfにソケットDCn1~DCn4とプラグDJn11~DJn41によって接続している。磁気ディスクのソケット、プラグは2個ずつ配置しているので接続が確実に固定もしやすく、接触不良等を少なくできる。負荷側のコンバスをBU31p~BU3npの様に分割する事により負荷側でトラブルが生じた場合でも分割されたコンバスのみがダウンし、他にコンバスは生きてるように出来る。さらにコンバスとソケット、プラグによる配置にすると電源ユニットや磁気ディスクは簡単に挿抜が可能となり、増設が簡単にできる。

【0036】図8は図7で示した磁気ディスクとコンバータの他に磁気ディスク用の制御回路を配置した例を示している。ここではコンバスの負極側は省略してある。コンバータで構成した電源ユニットPS1~PSkの出力はコンバスBU1に直接接続出来るようにコンバス側をソケットPC1~PCkとし、電源ユニット側をプラグPJ1~PJkにしている。コンバスBU1は次のコンバスBU01~BU04を介してコンバスBU11~BU12とBU21~BU22に接続している。

【0037】また、磁気ディスクDU11~DU1mは

コンバスBU11とBU12にソケットDC11~DC14...とプラグDJ111~DJ141...によって接続しており、制御回路CU11~CU1mはコンバスBU21とBU22にソケットCC21~CC24...とプラグCP11~CP41...によって接続している。磁気ディスク及び制御回路のソケット、プラグは2個ずつ配置しているので接続が確実に固定もしやすく、接触不良等を少なくできる。負荷側のコンバスをBU11、BU12やBU21、BU22の様に分割する事により一つのコンバスでトラブルが生じた場合でも、他にコンバスは生きてるのでシステムダウンはしない。さらにコンバスとソケット、プラグによる配置にすると電源ユニットや磁気ディスクは簡単に挿抜が可能となり、増設が簡単にできる。

【0038】図9は複数のコンバータと負荷である複数の磁気ディスクとのコンバスによる接続の一例を示す。この例ではコンバスを複数配置し多重化すると共に磁気ディスクを分割してそれに接続するコンバスを階層化した例である。まず、負荷である磁気ディスクを複数のグループDU11~DU1m, ...DUi1~DUim, ...DUn1~DUnmに分割し、そのグループ毎に設けて図示のように配置された複数のコンバスBU11~BU1g, ...BUi1~BUig...BU11~BUngに接続する。磁気ディスクDU11~DU1mはダイオードD111~D1m1を介してコンバスBU11と、ダイオードD112~D1m2を介して第1のコンバスBU12に接続し、さらに負極側はコンバスBU1gに接続して電力の供給を受ける。他のグループの磁気ディスクDUi1~DUim, ...DUn1~DUnmも同様に第1のコンバスBUi1~BUig...BU11~BUngに接続する。これら正極側のコンバスにはヒューズF11~F12, ...Fi1~Fi2, ...Fn1~Fn2とスイッチSW11~SW12, ...SWi1~SWi2, ...SWn1~SWn2を介して第2のコンバスBU2, BU4に接続している。負極側の第1のコンバスBU1g, ...BUig...BUngは各コンバータPS1...PS2...PSkの負極側と共に直接第2のコンバスBU5に接続している。また、第2のコンバスBU2, BU4はSW1, SW2とヒューズF1, F2を介してコンバスBU1, BU3に接続している。コンバスBU1, BU3には各コンバータPS1...PS2...PSkがヒューズF011...F012...F0k1及びF012...F022...F0k2を介してそれぞれ接続している。なおコンバータの出力にはそれぞれダイオードDP1...DPi...DPkを接続して逆電流を防止している。さらに、第1の各コンバスの正極と負極間にはコンデンサC011, C012...C0i1, C012...C0n1, C0n2が接続しており、同様に第2の各コンバスにもコンデンサC01, C02が接続している。



【0039】このようにコモンバスを多重に構成しているので、例えば第1のコモンバスBU11で短絡事故が生じた場合はヒューズF11が切れるのでこのバスはダウンするが、磁気ディスクDU11~DU1mのグループには第1の他のコモンバスBU12で電力を供給するので磁気ディスクシステムは停止せず、高い信頼性を確保できる。またコモンバスを階層化しているので、第1のコモンバスBU11の短絡事故を修理する場合はスイッチSW11を開いて修理し、修理が完了したらヒューズF11を交換してスイッチSW11を投入すればよく、  
10 保守が簡単に出来る。第1のコモンバスBU11を修理中でも他の磁気ディスクグループには2重系のコモンバスから電流が供給されており、1系統が故障してもシステムがダウンする事がない。他の第1のコモンバスも同じように構成されているので高い信頼性を持っている。また、第2のコモンバスも2重系を構成しているのも一つのコモンバスが故障してもシステムダウンする事はない。各コモンバスに挿入されたコンデンサは電圧の安定と共にコモンバスの短絡時にヒューズ熔断を容易にし、  
20 他のコモンバスへの影響を少なくする。あるいは、負荷である磁気ディスクを活線のまま挿入したり、抜き取ったりしたときの電圧が変動するのを防止する効果がある。

【0040】磁気ディスクは計算機のメモリに使用するので、扱うデータの長さは8ビットの倍数で構成されているため、一組のコモンバスに接続する磁気ディスクのグループを8の倍数で構成するほうが都合がよい。また、磁気ディスクに記録するデータの並びはやはり8ビットの倍数で構成するので、第1のコモンバスの数を8の倍数として構成し、記録データの並びを異なるコモンバス方向にする事により、例えば磁気ディスクDU11~DU1nをデータの並びとして一つのグループのコモンバスBU11とBU12が完全にダウンしてもパリティと7ビットのデータからダウンした1ビットのデータを再現できる。さらに、磁気ディスクを増設する場合はデータの並びである1...1...nをせつとして1...mの方向に増設するようにし、その増設に従ってコンバータPSの数を増設するようにする事によってシステムとして信頼性の高い効率の良い構成が出来る。

【0041】図10はコモンバスを複数設けた実施例である。図4のコモンバスBu1, Bu2, Bu3を各々2個使用してコモンバスを多重化した例である。ここではコモンバスのグラウンド側を省略しているが、コモンバスを多重化する事で、一つのコモンバスが断線等の事故を起こしてもシステムを停止しなくすみ、信頼性の向上が可能になる。コモンバスBu11は交流源AcS1と各整流部Re1~Re3の入力が接続され、コモンバスBu12は交流源AcS2と各整流部Re1~Re3の入力が接続される。このような構成では一つの交流源が故障してもシステムがダウンする事がない。また、コ  
50

ンバスBu21とBu22には複数の整流部の出力と複数のコンバータCon1~Conkの入力が接続される。コモンバスBu31とBu32にはコンバータCon1~Conkの出力と複数の負荷Lo1~LoMが接続されている。このような構成であり、コモンバスBu31, Bu32に於いて各負荷の容量をWL, 数をmとし、コンバータの容量をWc, 数をkとすると1個コンバータが故障してもシステムが動作を続けられる許容故障数hが1の場合には $Wc \times (k-1) \geq WL \times m$ が成立するように各負荷とコンバータの数を選ぶか、許容故障数2の場合は $Wc \times (k-2) \geq WL \times m$ が成立するように各負荷とコンバータの数を選ぶことにより、故障に対して信頼性の高いシステムが出来る。すなわち、整流部やコンバータの一つや二つが故障してもシステムダウンはしないと共に、これらのコモンバスの一つが断線等の故障を起こしてもシステムダウンに至らず信頼性の高いシステムを構築できる。

【0042】図11は本発明の他の実施例である電源システムの構成図を示す。本実施例ではこれまでに記載した電源システムに力率改善回路を備えている点で相違する。それはダイオードブリッジDBで構成された整流部Re1とRe2の出力はそれぞれインダクタンスLe1, Le2を介して一つの力率改善回路Pfに接続されている。このような構成にすることにより力率改善回路が一つで済み小形で安価に出来るという効果が得られる。

【0043】また、ここでは共通バスであるコモンバスを+側、一側両方を表示しており、+側のコモンバスBu1, Bu2, Bu3と一側のコモンバスBu1g, Bu2g, Bu3gを使用し、コモンバスBu1, Bu1gは交流源AcSと複数の整流部Re1~Re2の入力が接続される。コモンバスBu2, Bu2gには複数の整流部の出力が力率改善回路Pfを通して接続すると共に複数のDC/DCコンバータCon1~Con2の入力が接続される。コモンバスBu3, Bu3gにはコンバータCon1~Con2の出力が接続されており、これより複数の出力O1, O2を負荷に供給する。

【0044】ここで上記力率改善回路Pfの構成と動作を説明する。それはインダクタLe1を介して半導体スイッチMo3で整流部Re1の出力を短絡するように構成され、その後にダイオードD6を介してコンデンサC2が接続されている。ここで半導体スイッチMo3はコンデンサC2の端子電圧Vc2が一定に成るように制御回路CC2により制御される。これにより全波整流されたダイオードブリッジの出力電圧VdbとコンデンサC2の端子電圧Vc2の差電圧に比例してオン/オフの比(Duty)が制御される事になり、ダイオードブリッジの出力電圧VdbよりコンデンサC2の端子電圧Vc2が低い間はオン/オフの比が大きくなり、インダクタンスLe1に蓄えられた大きなエネルギーにより、コンデン

13

サに電流を流すように働く。また、ダイオードブリッジの出力電圧 $V_{db}$ よりコンデンサ $C_2$ の端子電圧 $V_{c2}$ が高くなるとオン/オフの比が小さくなり、インダクタンス $L_{e1}$ に蓄えられるエネルギーは小さいので、コンデンサに充電する電流が大きくなりすぎるのを防ぐ。以上のような動作により、交流から流れる電流をパルス状になるのを防止し、交流側の力率を1に近づけることができる。

【0045】一方、同図におけるDC/DCコンバータCon1には入力としてコモンバスBu2を介してコンデンサ $C_2$ の電圧が与えられる。その構成はダブルフォワード型のコンバータであり、1次側は二つのMOSトランジスタ $MO_1$ 、 $MO_2$ とトランスTRが直列接続され、各々のトランジスタ $MO_1$ 、 $MO_2$ とトランスTRにたすき掛けするようにダイオード $D_4$ 、 $D_5$ が図示のように接続されてなる。2次側はダイオード $D_1$ 、 $D_2$ とインダクタンス $L$ とコンデンサ $C_1$ とで構成されている。ここで半導体スイッチ $Mo_1$ 、 $Mo_2$ は制御回路CC1によりコンデンサ $C_1$ の電圧及び電流センサCs1によって検出された負荷電流をフィードバックしてオン/オフの比(Duty)が制御される。ダイオード $DP_1$ はコンバータCon2と並列運転するための出力電力の逆流を防止するためのもので、制御ラインCLはコンバータの並列運転するための制御信号で、電流制御の基準信号を示している。

【0046】図12は本発明の他の実施例の電源システムの構成図である。図11と異なるところは、二つの交流入力をもつ力率改善回路で処理するにある。交流源 $AcS_1$ と $AcS_2$ の各出力は整流部 $Re_1$ と $Re_2$ とインダクタンス $L_{e1}$ と $L_{e2}$ を通してMOSトランジスタ $Mo_3$ がオン時において短絡するように接続されている。また、MOSトランジスタ $Mo_3$ がオフ時においてインダクタンス $L_{e1}$ と $L_{e2}$ に蓄えられたエネルギーがダイオード $D_6$ を介してコンデンサ $C_1$ に充電されるように接続されている。

【0047】力率改善動作は前述と同様に、制御回路CCによってコンデンサ $C_1$ の電圧を一定になるようにMOSトランジスタ $Mo_3$ のオンとオフの比であるDutyを制御する。コンデンサの電圧が高くなろうとするとDutyを小さくしてコンデンサに流入する電流の増加を押さえる。このようにすると整流部の電圧の高い場合は電流が押さえられ低いときは電流を流すように動作するので、交流源から流れ込むパルス的な電流を押さえて電圧と同じ正弦波に近くなり、高調波成分の少ない高い力率が得られる。また、この作用はインダクタンス $L_{e1}$ と $L_{e2}$ の両方に対して同じように動作するので各々の交流源に対して入力電流を正弦波に近づけることが出来る。また、このように力率改善回路が一つで済むことで小形化出来る。図13は本発明の他の実施例の電源システムの構成図である。図12と異なるところは、力率改善用の

14

素子を省略してダブルフォワード型のコンバータ用の二つのスイッチング素子を利用して力率改善をも達成させるようにしたものである。DC/DCコンバータConは図示のようにダブルフォワード型のコンバータであり、二つのMOSトランジスタ $Mo_1$ 、 $Mo_2$ とトランスTRを直列接続し、各々のトランジスタ $Mo_1$ 、 $Mo_2$ とトランスTRにたすき掛けするようにダイオード $D_4$ 、 $D_5$ を図示のように接続する。交流源 $AcS_1$ と $AcS_2$ の出力を整流部 $Re_1$ と $Re_2$ 及びインダクタンス $L_{e1}$ と $L_{e2}$ を通してスイッチング素子 $Mo_1$ で短絡するように接続する。また、スイッチング素子を制御する制御回路CCは図示してないがコンバータの出力電圧を制御すると共にコンデンサ $C_1$ の電圧が一定になるように制御する。このような構成ではスイッチング素子 $Mo_1$ とダイオード $D_4$ はコンバータの動作と力率改善用の動作を兼ね備えるように動作する。この回路ではスイッチング素子 $Mo_1$ と $Mo_2$ をある条件で制御するとコンバータ動作と力率改善を同時に達成できる。その条件とはスイッチング素子 $Mo_1$ と $Mo_2$ でコンバータの制御を行い、スイッチング素子 $Mo_1$ で力率改善動作を行う。力率改善動作はスイッチング素子 $Mo_1$ がスイッチング素子 $Mo_2$ よりオンの期間を長くする事で行う。その動作はオン期間の差でインダクタンス $L_{e1}$ 、 $L_{e2}$ を短絡してエネルギーを蓄えスイッチング素子 $Mo_1$ のオフ時にそのエネルギーをダイオード $D_4$ を介してコンデンサ $C_1$ に蓄える。このため制御回路CCはコンデンサ $C_1$ の電圧を一定にするようにスイッチング素子 $Mo_1$ と $Mo_2$ のオンの差をを制御する。コンデンサ $C_1$ の電圧が高くなろうとすると上記オンの差を小さくしてコンデンサ $C_1$ に流入する電流の増加を押さえる。このようにすると整流部の電圧の高い場合は電流が押さえられ低いときは電流を流すように動作するので、交流源から流れ込むパルス的な電流を押さえて電圧と同じ正弦波に近くなり、高調波成分の少ない高い力率が得られる。また、この作用はインダクタンス $L_{e1}$ と $L_{e2}$ の両方に対して同じように動作するので各々の交流源に対して入力電流を正弦波に近づけることが出来る。

【0048】図14は本発明の電源システムを電気自動車を駆動するモータの電源に適用した例を示す。電気自動車ではバッテリーから電力をインバータに供給し、インバータでDC/AC変換して交流出力を得てその出力でモータを駆動する。この例では装置の信頼性を向上するため、複数のバッテリー $Bt_1$ 及び $Bt_2$ と複数のインバータ $In_1 \sim In_k$ との間を共通のコモンバスで接続する事により、片方のバッテリーがダウンしても他のバッテリーから電力が供給されるのでシステムがダウンしない。また、複数のインバータ $In_1 \sim In_k$ と複数のモータ $Mt_1$ 、 $Mt_2$ との間を共通のコモンバス $Bu_3_1$ 、 $Bu_3_2$ で接続する。このような構成のコモンバス $Bu_3_1$ 、 $Bu_3_2$ に於いて各負荷モータの容量をW



m, 数をmとし、インバータの容量をWp, 数をkとすると全インバータで全負荷を持つためには $Wp \times k = Wm \times m$ が成立するように選ばば良い。しかし、1個インバータが故障してもシステムが動作を続けられる許容故障数hが1の場合には $Wp \times (k-1) \geq Wf \times m$ が成立するように選ぶことにより達成できる。さらに許容故障数2の場合は $Wp \times (k-2) \geq Wf \times m$ が成立するように選ぶことにより達成できる。また、コモンバスBu2に於いてバッテリーの容量をWbとし、数をaとするとバッテリーとインバータの関係も同じように許容故障数1の為には $Wb \times (a-1) \geq Wp \times k$ が成立するように選ぶことにより達成できる。このようにすれば1個のインバータがダウンしてもモータには他のインバータから電力が供給されるのでシステムはダウンせず正常に動作するため信頼性の高いシステムを得ることができる。ここではコモンバスのグラウンド側を省略しているが、コモンバスをBu31, Bu32の様に多重化する事で、一つのコモンバスが断線等の事故を起こしてもシステムを停止しなくすみ、信頼性の向上が可能になる。

【0049】図15は本発明の電源システムを計算機に適用した例を示す。交流源AcS1とAcS2の出力を整流部Re1とRe2を通して直流電圧をコモンバスBu21に供給している。コモンバスBu21からコンバータCon1~Conkに接続している。コンバータCon1~Conk出力を共通のコモンバスBu31~Bu32を介して負荷Lc1~Lcnに接続している。コンバータCon1~Conkは制御線CLによって結ばれており、最大電流制御が行われる。このように構成すれば交流電源から負荷まで最小の構成で多重化されており、簡単な構成で信頼性の高い電源システムを供給できる。

【0050】図16は図15の電源システムの信頼性をより向上させるものである。その構成は、直流電圧のコモンバスBu21にバッテリーBt1を接続していることにある。このように構成により交流電源がダウンしてもバッテリーにより運転できることから信頼性の高い電源システムが提供できる。

【0051】

【発明の効果】本発明によれば、複数のコンバータの各電流を検出し、それらのなかで最大の電流に各コンバータの電流を合わせるようにした最大電流制御方式により、並列コンバータの中に故障して出力電流が零になったコンバータが含まれていても、そのまま残りのコンバータで負荷を分担できるようにした。また、複数のコン

バータと複数の負荷との間に共通のコモンバスを配置し、さらにコンバータと負荷との間にある関係を持たせることにより信頼性の高い冗長運転を達成できる。

【0052】また、冗長性を持たせた複数の交流入力を用いた力率改善用回路で制御するものである。

【図面の簡単な説明】

【図1】本発明の一実施例を示す電源システムの構成図である。

【図2】図1の電源システムにおける制御回路の詳細図である。

【図3】本発明と従来技術の特徴を比較した図である。

【図4】本発明の他の実施例を示す電源システムの構成図である。

【図5】コンバータの並列個数と容量比の関係図の一例である。

【図6】コンバータの並列個数と容量比の関係図の他の例である。

【図7】本発明の他の実施例で電源システムを磁気ディスク装置に組み込んだ構成図である。

【図8】図7で示した磁気ディスクとコンバータの他に磁気ディスク用の制御回路を配置した例である。

【図9】本発明の複数のコンバータと複数の磁気ディスクとのコモンバスによる接続例である。

【図10】本発明の他の実施例を示す電源システムの構成図である。

【図11】本発明の他の実施例を示す力率改善回路を含めた電源システムの構成図である。

【図12】本発明の他の実施例を示す力率改善回路を含めた電源システムの構成図である。

【図13】本発明の他の実施例を示す力率改善回路を含めた電源システムの構成図である。

【図14】本発明の電源システムを電気自動車に適用した実施例である。

【図15】本発明の電源システムを計算機に適用した実施例である。

【図16】本発明の電源システムを計算機に適用した実施例である。

【符号の説明】

AcS…交流電源、ADcon…AC/DCコンバータ、Con1~4DC/DCコンバータ、Bu3, Bu3g…コモンバス、Lo…負荷、Mo…MOSトランジスタ、TR…トランス、D1, D2, Dp1…ダイオード、L…コイル、C…コンデンサ、Cs1…電流検出器、CC…制御回路、CL…制御線。

【図1】

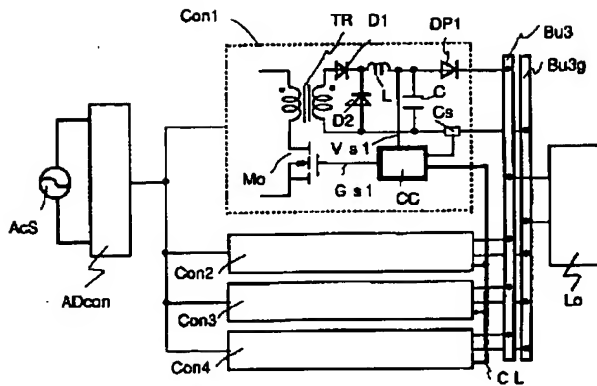


図 1

【図3】

図 3

	(a) 本 発 明	(b) 従 来	(c) 従 来
方法	最大電流	平均電流	オーバーフロー
構成図			
特徴	各コンパレータの電流を最大値に合わせる。	各コンパレータの電流を平均値に合わせる。	電源の電流制御を行わない。
電流ハラス	○	○	×
故障検出	不要	要	不要
電圧変動	○	△	×
故障放置	○	×(SWで遮断要)	○

【図2】

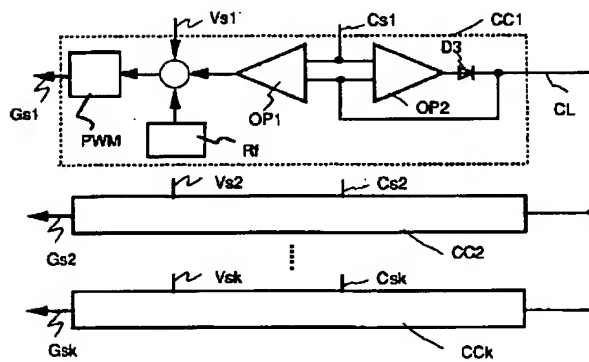


図 2

【図4】

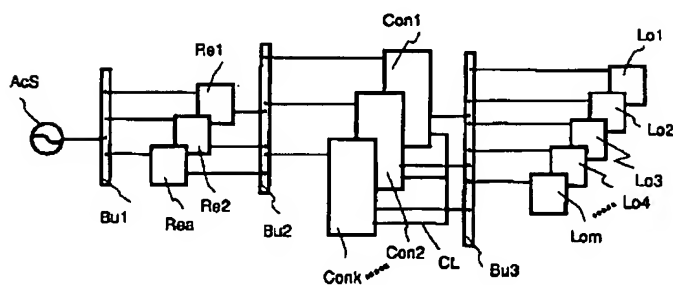
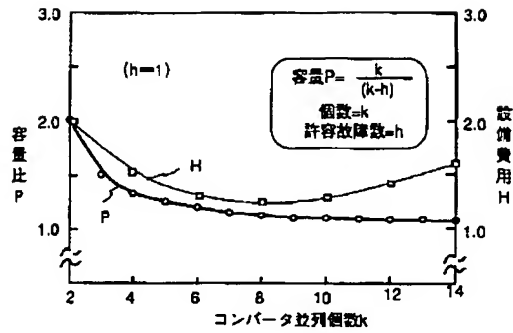


図 4

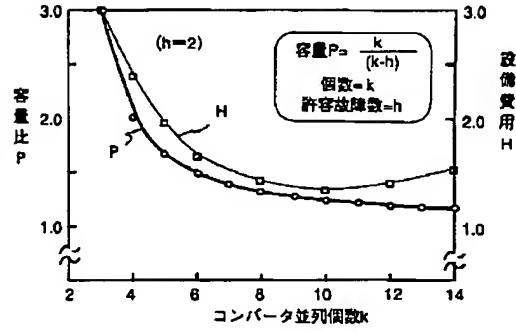
【図5】

図 5



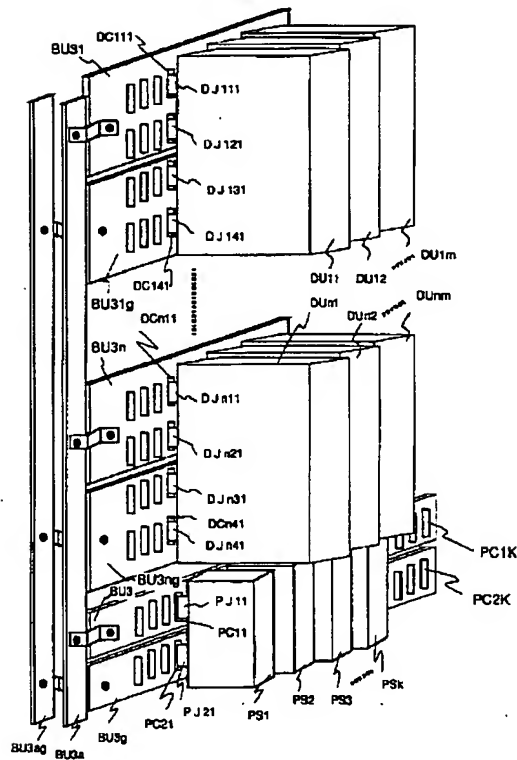
【図6】

図 6

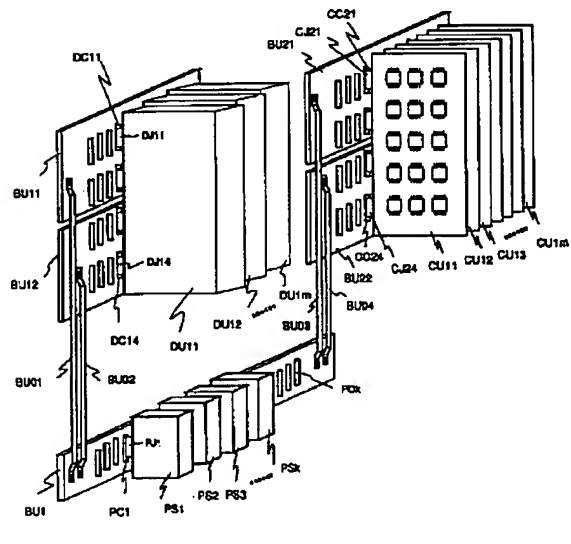


【図7】

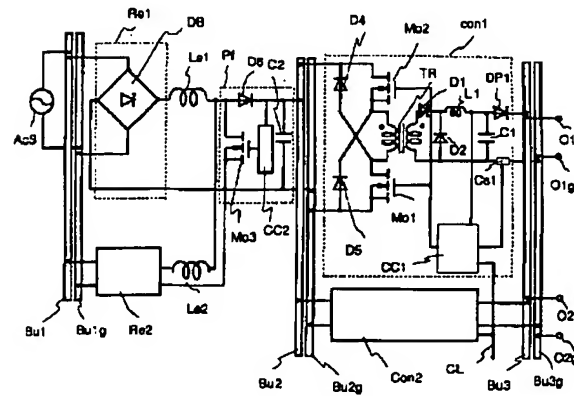
図 7



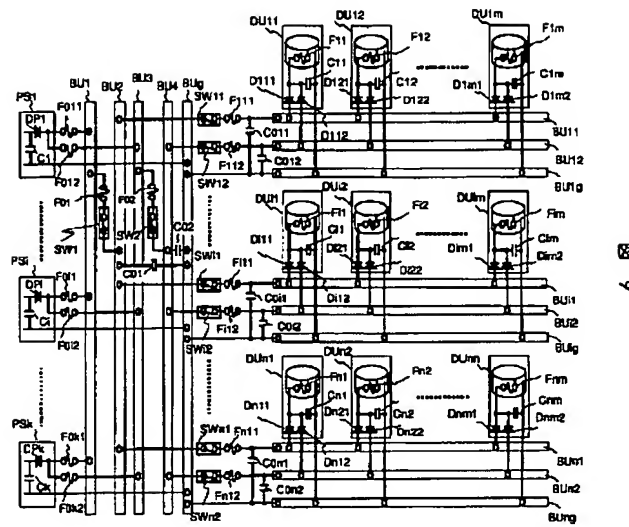
【図8】



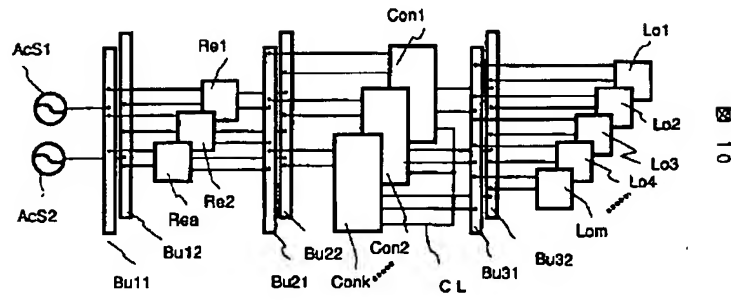
【図11】



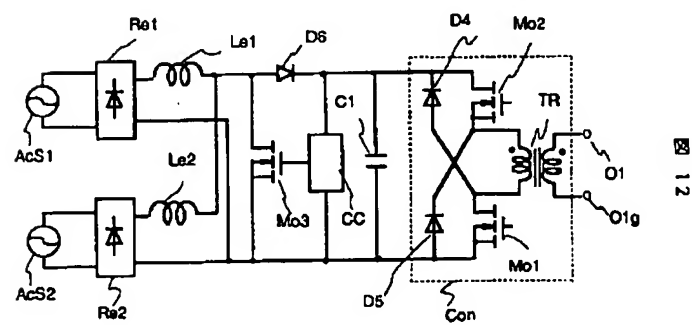
【図9】



【図10】



【図12】



【図13】

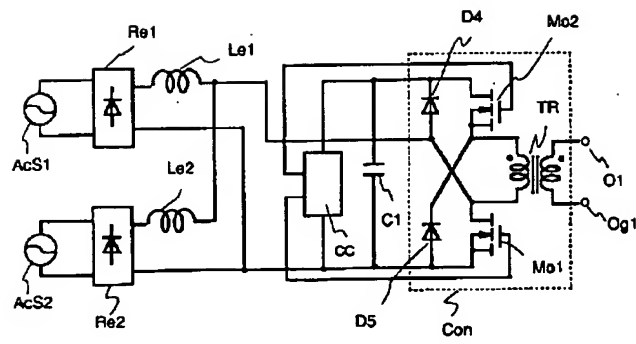


図 13

【図14】

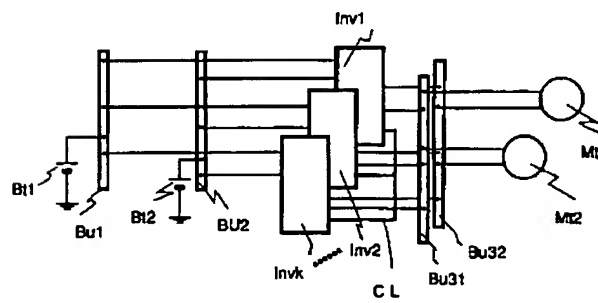


図 14

【図15】

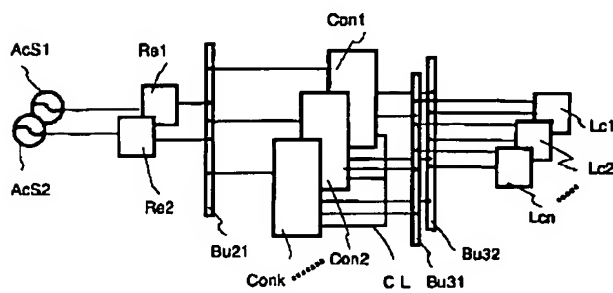
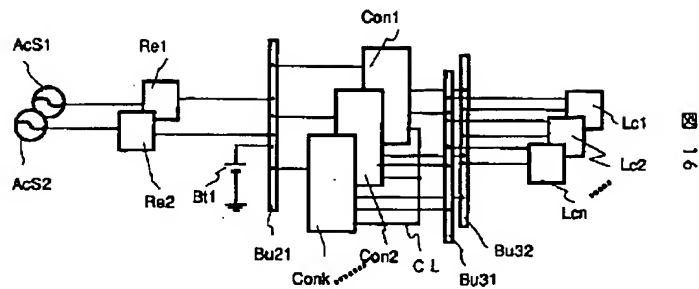


図 15

【図16】



フロントページの続き

(72)発明者 佐藤 正好

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 堀江 秀明

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72)発明者 林 克典

神奈川県小田原市国府津2880番地 株式会  
社日立製作所ストレージシステム事業部内



1V

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-194118

(43)Date of publication of application : 28.07.1995

(51)Int.Cl. ....  
 ....  
 ....  
 ....  
 ....

(21)Application number : 05-331022 (71)Applicant : HITACHI LTD

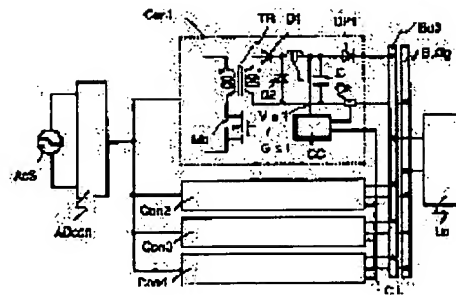
(22)Date of filing : 27.12.1993 (72)Inventor : TAKAHASHI TADASHI  
 ONDA KENICHI  
 KANOUDA TAMAHIKO  
 SATO MASAYOSHI  
 HORIE HIDEAKI  
 HAYASHI KATSUNORI

## (54) POWER SUPPLY SYSTEM

## (57)Abstract:

PURPOSE: To obtain a stable output without being influenced by a failed converter by a method wherein the largest output current among the output currents of respective converters is detected and the respective converters are so controlled as to have their output currents agree with the largest output current.

CONSTITUTION: DC-DC converters Con1-Con4 are composed of forward converters. A control circuit CC detects an output voltage Vs1 and controls a switching device Mo with an output signal Gs1 to make the output voltage Vs1 a required value stably. The detection signal of a current detector Cs which detects the output current is inputted to the control circuit CC and a control line CL by which the largest current among the output currents of the respective converters which are connected in parallel with each other is detected and the respective converter currents are made to follow the largest current is connected to the control circuit CC. With this constitution, even if a failed converter whose output current is zero is included in the parallel converters, a load can be shared by the remaining converters while the failed converter is left as it is.



---

**LEGAL STATUS**

[Date of request for examination] 18.12.1997

[Date of sending the examiner's decision  
of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number] 2833460

[Date of registration] 02.10.1998

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

controlled to double with the biggest current value in the converter which is carrying out parallel operation, the current of the small converter of a current increases, the current of the big converter of a current decreases by that cause, and the current of each converter balances. For this reason, if the 1-2 number of the converters which are carrying out parallel operation is made [ many ], even if a certain converter breaks down and the output current becomes zero, the remaining converters can share a current respectively, without being influenced by the broken converter. Therefore, the fault detection and the changeover switch of each converter are also unnecessary, and stable current balance control can be performed.

[0013] Moreover, by connecting two or more elements which constitute a power-source system with a common common bus in each I/O section according to another means Even if failure of each element occurs, by giving the relation (the number k of elements being made into  $k \leq (2+2h)$   $k \leq (8+2h)$  if the number of permission failures is set to h) it is related between the number of elements, and load-carrying capacity, power-source installed capacity of a system is made into min, and reliable redundancy operation can be attained.

[0014] Moreover, according to an above-mentioned means to attain the 2nd purpose, by connecting with two or more common buses which hierarchized two or more magnetic disk drives and two or more converters which supply direct current power to this, redundancy and dependability improve and also miniaturization can be attained as the whole equipment.

[0015] According to an above-mentioned means to attain the 3rd purpose furthermore, since a power-source system power-factor can be improved in one power-factor-improvement circuit even when requiring two or more AC power supply, the miniaturization of equipment can be attained.

[0016]

[Example] Hereafter, drawing 1 - drawing 3 explain this invention. Drawing 1 is the block diagram of the power-source system in which one example of this invention is shown. ADcon is an AC/DC converter (rectifier circuit) which changes the alternating current from the source AcS of an alternating current into a direct current. con 1-4 is formed [ receptacle ] in four juxtaposition in the dc output from ADcon with the DC to DC converter which outputs stable direct current power. the dc output of DC to DC converters 1-con 4 is constituted so that Load Lo may be given through the common bus Bu3 common to the positive/negative of each, and Bu3g.

[0017] Here, DC to DC converters 1-con 4 consist of converters of a forward form. A main circuit consists of a smoothing circuit which consists of a rectifier circuit which serves as a primary the transformer TR by which the series connection of it is carried out to the direct-current output side of ADcon side, and switching element Mo from the diodes D1 and D2 connected to the secondary of a transformer, and Coil L, and a capacitor C, and diode DP 1 for reverse current prevention. CC is a control circuit which controls switching element Mo by the output signal Gs1 so that output voltage Vs1 is detected and this becomes a predetermined value stably. In addition, in this control circuit CC, it is the current detector Cs. The control line CL for controlling so that the maximum current in each converter by which parallel connection was carried out to the signal which detected the output current is detected and the current of each converter follows that value is inputted.

[0018] Next, the detail of a control circuit CC is explained from drawing 1. Drawing 2 is what showed the concrete configuration of the control circuit CC 1 in drawing 1, the detection value Cs 1 of the output current of a converter is inputted into one side of op amplifiers OP1 and OP2, and the control line CL is connected to other inputs of op amplifiers OP1 and OP2. The output of an op amplifier OP1 is connected to the control line CL through diode D3. The output of an op amplifier OP2 is compared with reference voltage Rf and the converter output voltage Vs1, and the difference is inputted into an PWM circuit. And solid state switch Mo of drawing 1 is operated with the output signal Gs1 outputted from an PWM circuit.

[0019] Since each control circuits CC1-CCk of the DC to DC converter by which parallel operation is carried out are now connected like illustration, the highest current value in two or more converters will be shown in the control line CL. Therefore, since each converter has armature-voltage control respectively at the same time each converter is controlled to output the highest current value, the current of the converter by which maximum current was flowing falls, consequently it falls, the current of each converter is attached so that it may balance and flow, and the current balance in the parallel operation of a converter improves.

[0020] Moreover, the system which connected two or more loads and two or more converters in common with the common bus, and gave redundancy can share a load by the remaining converters, without the reference value of current control leave [ in the case of this invention / the failure converter ] falling also in this point, although it is necessary to enable it to continue operation by the remaining converters as it is even if a certain converter breaks down.

[0021] For example, the DC to DC converter of rated output current capacity 5A carries out parallel operation with the configuration of drawing 1 at four sets, and 15A (the assignment current of one converter is 3.75A) is supplied for the current to the load, and suppose that one converter broke down here. However, the variation on a property has not a little in the circuit itself which constitutes each converter, and the actual output voltage value has not necessarily become the same. For this reason, when one converter breaks down, the burden (7.5A) of a current will be transitionally placed on the largest converter of an output voltage value.

[0022] However, since it is controlled by this invention so that the above-mentioned maximum current value flows to other converters, and output voltage becomes large according to difference (= 7.5-3.75), the assignment current of one converter is controllable by the steady state to 5A.

[0023] Next, in order to clarify more the difference between the description of this invention, and the conventional method, it explains using drawing 3. The easiest conventional method ( drawing 3 (c)) merely carries out parallel operation of two or more power sources, is a method which is not controlled specially and is reading them with the overflow method. Since this method serves as an assignment current according to the impedance of each converter, current balance is also bad and its voltage variation is also large. On the other hand, if allowances are in a power supply, even if failure will occur to a converter and it leaves it as it is, it does not interfere.

[0024] Moreover, the average current system of the conventional method ( drawing 3 (b)) is the approach of controlling like of doubling the current of a self-converter by making the average current of all converters into a reference value. However, since the current of that converter will serve as zero if the converter which is carrying out parallel operation of this method breaks down, the reference value which is the average will fall. When each converter is controlled according to this current, it becomes impossible and for a synthetic current to be equivalent to the load current fallen and demanded. Therefore, normal actuation becomes impossible even if this method is generous in [ the remaining converters ] capacity, when a converter breaks down. A

failure detection circuit detects failure of a converter as this solution, and it is necessary to separate a failure converter from a circuit with a switch etc.

[0025] This invention can share a load by the remaining converters, without the reference value of current control falling, even when a converter breaks down since the maximum current of each converter considers as the reference value of current control as explained in drawing 1 and drawing 2.

[0026] Moreover, even if a converter breaks down, a special circuit etc. is not needed, but if generous in [ the remaining converters ] capacity even if it has left the converter of failure, it excels also in the redundancy that normal operation can be continued.

[0027] In addition, although ADcon supplies direct current power to the AC/DC converter which changes the alternating current from the source AcS of an alternating current into a direct current in the example of drawing 1 at two or more DC to DC converters by one set, an AC/DC converter may be formed in the preceding paragraph of each DC to DC converter, respectively.

[0028] Drawing 4 is the block configuration of the power-source system in which other examples of this invention were shown. A place different here from drawing 1 divides the AC/DC converter ADcon in drawing 1 into two or more rectifier circuits Re1-Re3, and constitutes it, and each input and each output terminal of rectifier circuits Re1-Re3 are in the place connected with the common buses Bu1 and Bu2 which are the common buses for power wiring further.

[0029] In addition, the source AcS of an alternating current is connected to a common bus Bu1, and the input of two or more DC to DC converters Con1 - Conk is connected to a common bus Bu2, and the output of a converter Con1 - Conk and two or more loads Lo1-LoM are connected to the common bus Bu3.

[0030] Thus, redundancy can be further raised by dividing into plurality using a common bus also in the rectifier circuit which constitutes a power-source system.

[0031] Moreover, what is necessary is just to choose in the power-source structure of a system of drawing 4, so that  $W_{pxk} = W_{fxm}$  may be materialized in order to have a full load by all converters, when capacity of each load connected to a common bus Bu3 is set to  $W_f$ , a number is set to  $m$ , capacity of a converter is set to  $W_p$  and a number is set to  $k$ . Here, even if one converter breaks down, when the several  $h$  permission failure whose system can continue actuation is 1, it can attain by choosing so that  $W_{px(k-1)} \geq W_{fxm}$  may be materialized. Moreover, the case with two permission failures can be attained by choosing so that  $W_{px(k-2)} \geq W_{fxm}$  may be materialized.

[0032] Moreover, if capacity of the rectifier circuit connected to a common bus Bu2 is set to  $W_r$  and a number is set to  $a$ , it can attain by choosing the relation between a rectifier circuit and a converter so that  $W_{rx(a-1)} \geq W_{pxk}$  may be similarly materialized for one permission failure. In the relation of three persons of a load, a converter, and the rectification section, it can attain similarly by choosing the number of permission failures of a converter and the rectification section so that 1, then  $W_{rx(a-1)} \geq W_{px(k-1)} \geq W_{fxm}$  may be materialized.

[0033] Drawing 5 shows the relation of the capacity factor  $P$  of the installed capacity ( $W_{pxk}$ ) of all converters to the juxtaposition number  $k$  and the full load ( $W_{fxm}$ ) of a converter of a case with  $h=1$  permission failure. If capacity  $P$  becomes [ the case where the number of juxtaposition is 2 ] twice a full load and the number  $k$  of juxtaposition becomes large, there will be few capacity factors  $P$  and they will end. Moreover, since the facility costs  $H$  of a converter become large in proportion to the converter number while they are proportional to the installed-capacity ratio  $P$ , a curve like illustration is obtained. The juxtaposition number  $k$  most economical than this drawing is 4-10 pieces. The relation of the capacity factor  $P$  of the installed capacity ( $W_{pxk}$ ) of all converters to the juxtaposition number  $k$  and the full load ( $W_{fxm}$ ) of a converter of a case with  $h=2$  permission failures becomes like drawing 6 similarly, and the most economical juxtaposition number  $k$  is 6-12 pieces. The number of permission failures is gone into the range of  $h$ , then  $\leq (2+2h) k \leq (8+2h)$  from this. Thus, if the number of juxtaposition is chosen, a reliable redundancy system can be constructed by costs and small installed capacity.

[0034] Drawing 7 shows the block diagram which built the power-source system into the magnetic disk drive in other examples of this invention. This drawing shows concrete arrangement of a common bus Bu3, a magnetic disk, and an AC/DC converter. The output of the power supply units PS1-PSk constituted from an AC/DC converter uses a common bus side as sockets PC11-PC21 so that direct continuation can be carried out to the common bus BU three p1 by the side of +, and common bus BU3f1 by the side of -, and it is using the power supply unit side as plugs PJ11-PJ21. + The near common bus BU three p1 is connected to common bus BU31 p-BU3np through the next common bus BU three p2. Common bus BU3f1 by the side of - is similarly connected to common bus BU31 f-BU3nf through the following common bus BU3f2.

[0035] Moreover, magnetic-disk DU11 - DU1m are connected to common bus BU31p and BU31f by sockets DC11-DC14 and plugs DJ111-DJ141, and a magnetic disk DU1 - DU1m are connected to common bus BU3np and BU3nf by sockets DCn1-DCn4 and plugs DJn11-DJn41. Since it arranges the socket of a magnetic disk, and two plugs at a time, connection becomes certain and they also tend to carry out immobilization, and they can lessen a poor contact etc. Only the common bus divided even when a trouble arose in a load side by dividing the common bus by the side of a load like BU31 p-BU3np is downed, and, otherwise, the common bus can be valid. If it is furthermore made arrangement by the common bus, the socket, and the plug, the insert and remove of a power supply unit or a magnetic disk will become possible simply, and they can do extension simply.

[0036] Drawing 8 shows the magnetic disk shown by drawing 7, and the example which has arranged the control circuit for magnetic disks besides a converter. Here, the negative-electrode side of a common bus is omitted. The output of the power supply units PS1-PSk constituted from a converter uses a common bus side as Sockets PC1-PCk so that direct continuation can be carried out to a common bus BU1, and it is using the power supply unit side as Plugs PJ1-PJk. The common bus BU1 is connected with common buses BU11-BU12 through the next common buses BU01-BU04 BU21-BU22.

[0037] Moreover, magnetic-disk DU11 - DU1m are connected with a socket DC 11 - DC14 — by the plug DJ 111 - DJ141 — in common buses BU11 and BU12, and a control circuit CU 11 - CU1m are connected with a socket CC 21 - CC24 — by the plug CP 11 - CP41 — in common buses BU21 and BU22. Since it arranges a magnetic disk and the socket of a control circuit, and two plugs at a time, connection becomes certain and they also tend to carry out immobilization, and they can lessen a poor contact etc. Even when a trouble arises with one common bus by dividing the common bus by the side of a load like BU11, BU12, or BU21 and BU22, since the common bus is otherwise valid, a system down is not carried out. If it is furthermore made arrangement by the common bus, the socket, and the plug, the insert and remove of a power supply unit or a magnetic disk will become possible simply, and they can do extension simply.

[0038] Drawing 9 shows an example of connection by the common bus of two or more converters and two or more magnetic disks which are loads. While arranging two or more common buses and multiplexing them in this example, it is the example which hierarchized the common bus which divides a magnetic disk and connects with it, first, the magnetic disk which is a load — two or more groups DU 11 — DU1m, ..., DUi1 — DUim, and .. two or more common buses BU11 which divided into DU<sub>n1</sub> — DU<sub>nm</sub>, prepared for every group of the, and have been arranged like illustration — BU1g, and .. it connects with BU<sub>i1</sub> BU<sub>ig</sub>. BU<sub>n1</sub> — BU<sub>ng</sub>. Connecting magnetic-disk DU11 — DU1m to the 1st common bus BU12 through a common bus BU11, and diode D112 — D1m2 through diode D111 — D1m1, further, it connects with common bus Bu1g, and a negative-electrode side receives supply of power. Other groups' magnetic disk DUi1 — DUim, ..., DU<sub>n1</sub> — DU<sub>nm</sub> are similarly connected to the 1st common bus BU<sub>i1</sub> BU<sub>ig</sub>. BU<sub>n1</sub> — BU<sub>ng</sub>. It has connected with the common bus by the side of these positive electrodes in the 2nd common bus BU2 and BU4 through fuses F11—F12, ..., Fi1—Fi2, ..Fn1—Fn2, switches SW11—SW12 and ..SWi1—SWi2, ..SWn1—SWn2. 1st common bus BU1g by the side of a negative electrode and ..., BU<sub>ig</sub>. BU<sub>ng</sub> are each converter PS 1.. It is PS2.. It has connected with the 2nd common bus BU5 directly with the negative-electrode side of PSk. Moreover, the 2nd common bus BU2 and BU4 is connected to common buses BU1 and BU3 through SW1, SW2, and fuses F1 and F2. In common buses BU1 and BU3, it is [ — F0k1 and F012 / — F022 / — It has connected through F0k2, respectively. ] each converter PS 1. — PS2 — PSk is a fuse F011. — F012 In addition, in the output of a converter, it is diode DP 1, respectively. — DPi—DPk was connected and the reverse current is prevented. Furthermore, between the positive electrode of each 1st common bus, and a negative electrode, they are capacitors C011 and C012. — C 0i1, C 0i2 — C0n1 and C0n2 have connected, and capacitors C01 and C02 have connected with each 2nd common bus similarly.

[0039] Thus, since a fuse F11 goes out when short circuit accident arises, for example with the 1st common bus BU11, since the common bus is constituted in multiplex, this bus is downed, but since power is supplied to the group of magnetic-disk DU11 — DU1m with other 1st common bus BU12, a magnetic disc system does not stop but can secure high dependability. Moreover, since the common bus is hierarchized, if a switch SW11 is opened and fixed and repair is completed when fixing the short circuit accident of the 1st common bus BU11, maintenance can be done simply that what is necessary is to exchange a fuse F11 and just to switch on [ SW11 ]. A system is not downed, even if the 1st common bus BU11 is supplied to the current by other magnetic-disk groups from the common bus of a double system also in repair and one line breaks down. Since other 1st common bus is constituted similarly, it has high dependability. Moreover, a system down is not carried out even if one common bus breaks down, since the 2nd common bus also constitutes the double system. The capacitor inserted in each common bus makes fuse fusing easy with the stability of an electrical potential difference at the time of the short circuit of a common bus, and lessens effect of the common bus on others. Or it is effective in preventing changing the electrical potential difference when inserting the magnetic disk which is a load with a live wire, or sampling.

[0040] It is more convenient to constitute the group of the magnetic disk linked to the common bus of a lot from a multiple of 8, since a magnetic disk is used for the memory of a calculating machine and the die length of the data to treat consists of 8-bit multiples. Moreover, since the data list recorded on a magnetic disk is too constituted from a 8-bit multiple By constituting the number of the i-th common buses as a multiple of 8, and carrying out a record data list in the different direction of a common bus For example, magnetic-disk DU11 — DUi1 — Even if one group's common buses BU11 and BU12 are completely downed by making DU<sub>n1</sub> into a data list, the 1-bit data downed from parity and 7-bit data are reproducible. furthermore, 1 — i — n which is a data list when extending a magnetic disk — \*\*\*\* — \*\* — a configuration with sufficient effectiveness reliable as a system can be performed by carrying out, making it extend in the direction of 1 — m, and extending the number of Converters PS according to the extension.

[0041] Drawing 10 is the example which formed two or more common buses. It is the example which multiplexed two common buses, using respectively the common buses Bu1, Bu2, and Bu3 of drawing 4. Although the gland side of a common bus is omitted here, even if one common bus causes accident, such as an open circuit, it is not necessary to suspend a system, and improvement in dependability is attained by multiplexing a common bus. The input of the source AcS1 of an alternating current and each rectification sections Re1—Re3 is connected, and, as for a common bus Bu11, the input of the source AcS2 of an alternating current and each rectification sections Re1—Re3 is connected, as for a common bus Bu12. With such a configuration, even if one source of an alternating current breaks down, a system is not downed. Moreover, the output of two or more rectification sections and the input of two or more converters Con1 — Conk are connected to common buses Bu21 and Bu22. The output of a converter Con1 — Conk and two or more loads Lo1—Lom are connected to common buses Bu31 and Bu32. Are such a configuration, and in common buses Bu31 and Bu32, set capacity of each load to WL and a number is set to m. [ whether the number of each load and converters is chosen so that  $W_{cx}(k-1) \geq WLxm$  may be materialized, when the several h permission failure whose system can continue actuation is 1, even if an one piece converter will break down, if capacity of a converter is set to Wc and a number is set to k, and ] By choosing the number of each load and converters so that  $W_{cx}(k-2) \geq WLxm$  may be materialized, the case with two permission failures can do a reliable system to failure. That is, even if the rectification section, one of the converters, and two break down, while not carrying out a system down, even if one of the common buses of these causes failure of an open circuit etc., it does not result in a system down but a reliable system can be built.

[0042] Drawing 11 shows the power-source structure-of-a-system Fig. which are other examples of this invention. In this example, it is different from the power-source system indicated until now at a point equipped with the power-factor-improvement circuit. The output of the rectification sections Re1 and Re2 by which it was constituted from a diode bridge DB is connected to one power-factor-improvement circuit Pf through inductances Le1 and Le2, respectively. The effectiveness that end with one, and it is small and a power-factor-improvement circuit is made cheaply is acquired by making it such a configuration.

[0043] Moreover, both are displayed for the common bus which is a common bus here + and - side, common bus Bu1g by the side of the common buses Bu1, Bu2, and Bu3 by the side of + and -, Bu2g, and Bu3g are used, and the input of a common bus Bu1 and the rectification sections Re1—Re2 of the source AcS of an alternating current and plurality is connected. [ g / Bu1 ] While the output of two or more rectification sections connects with a common bus Bu2 and Bu2g through the power-factor-improvement circuit Pf, the input of two or more DC to DC converters Con1—Con2 is connected. The output of converters Con1—Con2 is connected to a common bus Bu3 and Bu3g, and two or more outputs O1 and O2 are supplied to a load from this.

[0044] The configuration and actuation of the above-mentioned power-factor-improvement circuit Pf are explained here. It is constituted so that the output of the rectification section Re 1 may be short-circuited by solid state switch Mo3 through an

inductor Le1, and the capacitor C2 is connected through diode D6 after that. Solid state switch Mo3 is controlled by the control circuit CC 2 here so that the terminal voltage Vc2 of a capacitor C2 changes uniformly. ON / off ratio (Duty) will be controlled in proportion to the difference electrical potential difference of the output voltage Vdb of a diode bridge, and the terminal voltage Vc2 of a capacitor C2 by which full wave rectification was carried out by this, while the terminal voltage Vc2 of a capacitor C2 is lower than the output voltage Vdb of a diode bridge, ON / off ratio becomes large, and with the big energy stored in the inductance Le1, it works so that a current may be passed to a capacitor. Moreover, since the energy with which ON / off ratio is stored in an inductance Le1 by becoming small is small when the terminal voltage Vc2 of a capacitor C2 becomes high from the output voltage Vdb of a diode bridge, it prevents the current which charges a capacitor changing too much greatly. By the above actuation, it can prevent becoming pulse-like about the current which flows from an alternating current, and the power-factor of an ac side can be brought close to 1.

[0045] On the other hand, the electrical potential difference of a capacitor C2 is given as an input to DC/DC KOMBATA Con1 in this drawing through a common bus Bu2. The configuration is the converter of a double forward mold, diodes D4 and D5 are connected like illustration, and a primary side becomes so that the series connection of the transformer TR may be carried out to two MOS transistors MO1 and MO2 and tucking up its sleeves with a cord may be carried out to each transistors MO1 and MO2 and Transformer TR. The secondary consists of diodes D1 and D2, and an inductance L and a capacitor C1. Solid state switches Mo1 and Mo2 feed back the load current detected by the electrical potential difference and current sensor Cs1 of a capacitor C1 by the control circuit CC 1, and ON / off ratio (Duty) is controlled here. Diode DP 1 is for preventing the back flow of the output power for carrying out parallel operation to a converter Con2, and control line CL is a control signal for [ of a converter ] carrying out parallel operation, and it shows the reference signal of current control.

[0046] Drawing 12 is the power-source structure-of-a-system Fig. of other examples of this invention. A different place from drawing 11 is to process two ac inputs in one power-factor-improvement circuit. Each output of the sources AcS1 and AcS2 of an alternating current is connected so that MOS transistor Mo3 may connect too hastily through the rectification sections Re1 and Re2 and inductances Le1 and Le2 at the time of ON. Moreover, it connects so that the energy with which MOS transistor Mo3 was stored in inductances Le1 and Le2 at the time of OFF may be charged by the capacitor C1 through diode D6.

[0047] Power-factor-improvement actuation controls Duty which are ON of MOS transistor Mo3, and an off ratio so that it may become fixed about the electrical potential difference of a capacitor C1 by the control circuit CC like the above-mentioned. If the electrical potential difference of a capacitor tends to become high, the increment in the current which makes Duty small and flows into a capacitor will be pressed down. Since it will operate so that a current is pressed down, and a current may be passed, when low when the electrical potential difference of the rectification section is high if it does in this way, the pulse-current which flows in from the source of an alternating current is pressed down, it becomes close to the same sine wave as an electrical potential difference, and a high power-factor with little harmonic content is obtained. Moreover, since this operation operates similarly to both inductances Le1 and Le2, it can bring an input current close to a sine wave to each source of an alternating current. Moreover, it can miniaturize by the ability of a power-factor-improvement circuit to be managed with one in this way. Drawing 13 is the power-source structure-of-a-system Fig. of other examples of this invention. A different place from drawing 12 omits the component for power factor improvement, and it is made to also make power factor improvement attain using two switching elements for the converters of a double forward mold. DC to DC converter Con is a converter of a double forward mold like illustration, and it connects diodes D4 and D5 like illustration so that the series connection of the transformer TR may be carried out to two MOS transistors Mo1 and Mo2 and tucking up its sleeves with a cord may be carried out to each TORANJISU Mo1 and Mo2 and Transformer TR. It connects so that the output of the sources AcS1 and AcS2 of an alternating current may be short-circuited by switching element Mo1 through the rectification sections Re1 and Re2 and inductances Le1 and Le2. Moreover, it is controlled so that the electrical potential difference of a capacitor C1 becomes fixed, while it controls the output voltage of a converter, although the control circuit CC which controls a switching element is not illustrated. With such a configuration, switching element Mo1 and diode D4 operate so that actuation of a converter and the actuation for power factor improvement may be combined. In this circuit, if switching elements Mo1 and Mo2 are controlled by some conditions, converter actuation and power factor improvement can be attained to coincidence. With the condition, a converter is controlled by switching elements Mo1 and Mo2, and power-factor-improvement actuation is performed by switching element Mo1. Power-factor-improvement actuation performs \*\*\*\* to which switching element Mo1 makes the period of ON longer than switching element Mo2. The actuation short-circuits inductances Le1 and Le2 with the difference of a "on" period, conserves energy, and stores the energy in a capacitor C1 through diode D4 at the time of OFF of switching element Mo1. For this reason, a control circuit CC controls \*\*\*\* of ON of switching elements Mo [ Mo1 and ] 2 to make regularity the electrical potential difference of a capacitor C1. If the electrical potential difference of a capacitor C1 tends to become high, the increment in the current which makes the difference of the above-mentioned ON small and flows into a capacitor C1 will be pressed down. Since it will operate so that a current is pressed down, and a current may be passed, when low when the electrical potential difference of the rectification section is high if it does in this way, the pulse-current which flows in from the source of an alternating current is pressed down, it becomes close to the same sine wave as an electrical potential difference, and a high power-factor with little harmonic content is obtained. Moreover, since this operation operates similarly to both inductances Le1 and Le2, it can bring an input current close to a sine wave to each source of an alternating current.

[0048] Drawing 14 shows the example which applied the power-source system of this invention to the power source of the motor which drives an electric vehicle. In an electric vehicle, power is supplied to an inverter from a dc-battery, DC / AC conversion is carried out with an inverter, an ac output is obtained, and a motor is driven with the output. In this example, in order to improve the dependability of equipment, since power is supplied from other dc-batteries even if dc-battery of one of the two is downed, a system is not downed by connecting between two or more dc-batteries Bt1 and Bt2 and two or more inverters In1-Ink with a common common bus. Moreover, between two or more inverters In1-Ink and two or more motors Mt1 and Mt2 is connected with the common common buses Bu31 and Bu32. What is necessary is just to choose so that  $W_{px}=W_{mxm}$  may be materialized in order to have a full load with all inverters, when capacity of each load motor is set to  $W_m$ , a number is set to  $m$  in the common buses Bu31 and Bu32 of such a configuration, capacity of an inverter is set to  $W_p$  and a number is set to  $k$ . However, even if an one-piece inverter breaks down, when the several h permission failure whose system can continue actuation is 1, it can attain by choosing so that  $W_{px}(k-1) \geq W_{fxm}$  may be materialized. Furthermore, the case with two permission failures can be attained by choosing so that  $W_{px}(k-2) \geq W_{fxm}$  may be materialized. Moreover, if capacity of a



dc-battery is set to Wb in a common bus Bu2 and a number is set to a, it can attain by choosing the relation between a dc-battery and an inverter so that  $Wbx(a-1) \geq Wpxk$  may be similarly materialized for one permission failure. Since power is supplied to a motor from other inverters even if one inverter will be downed, if it does in this way, since a system is not downed but operates normally, it can obtain a reliable system. Although the gland side of a common bus is omitted here, even if one common bus causes accident, such as an open circuit, it is not necessary to suspend a system, and improvement in dependability is attained by multiplexing a common bus like Bu31 and Bu32.

[0049] Drawing 15 shows the example which applied the power-source system of this invention to the computer. Direct current voltage is supplied for the output of the sources AcS1 and AcS2 of an alternating current to the common bus Bu21 through the rectification sections Re1 and Re2. It has connected with a converter Con1 - Conk from the common bus Bu21. Converter C0n1 - a Conk output are connected to Loads Lc1-Lcn through the common common buses Bu31-Bu32. Converter C0n1 - Conk are connected by the control line CL, and maximum current control is performed. Thus, if constituted, even the load is multiplexed with the minimum configuration from AC power supply, and a reliable power-source system can be supplied with an easy configuration.

[0050] Drawing 16 raises the dependability of the power-source system of drawing 15 more. Having connected the dc-battery Bt1 to the common bus Bu21 of direct current voltage has the configuration. Thus, since it can operate with a dc-battery even if AC power supply is downed by the configuration, a reliable power-source system can be offered.

[0051]

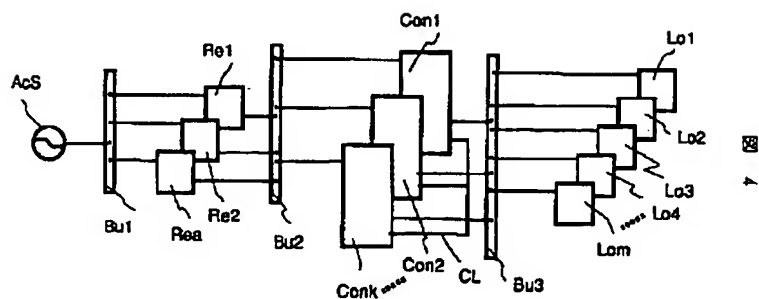
[Effect of the Invention] Each current of two or more converters was detected, and even if the converter from which it broke down in the juxtaposition converter, and the output current became zero with the maximum current control system which doubled the current of each converter with the greatest current in them contained, it enabled it for the remaining converters as they are to share a load according to this invention. Moreover, a common bus common between two or more converters and two or more loads is arranged, and reliable redundancy operation can be attained by giving the relation it is further related between a converter and a load.

[0052] Moreover, two or more ac inputs which gave redundancy are controlled by one circuit for power factor improvement.

---

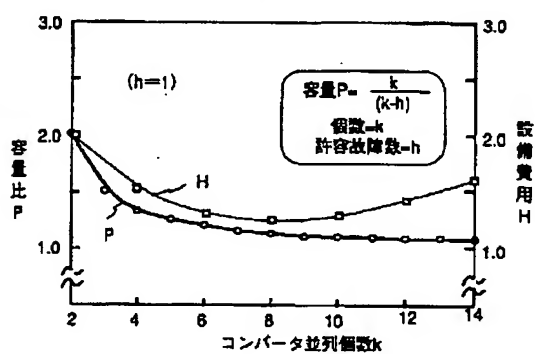
[Translation done.]





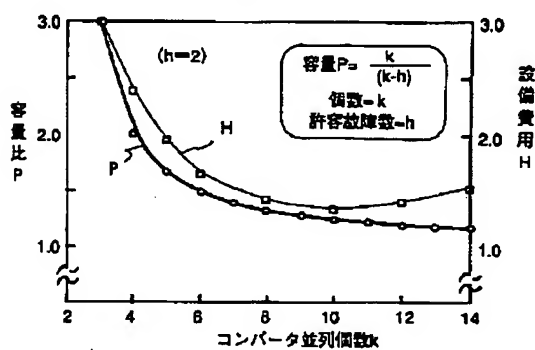
**[Drawing 5]**

5



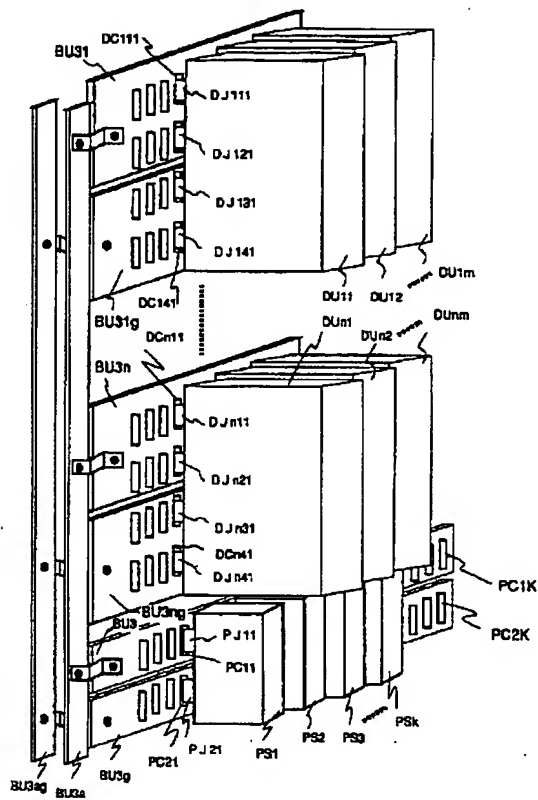
[Drawing 6]

6

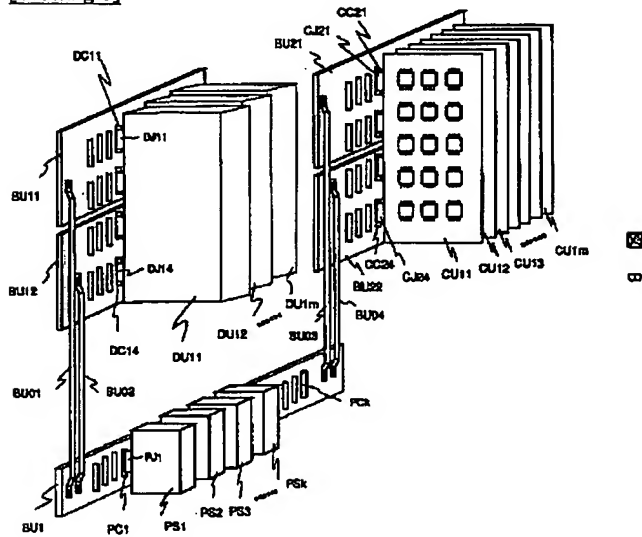


[Drawing 7]

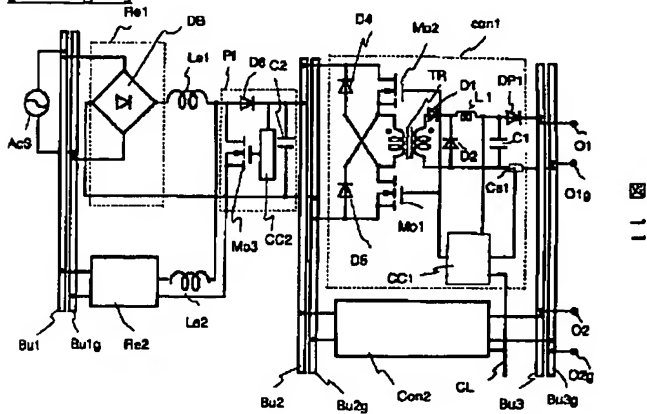
**7**



[Drawing 8]

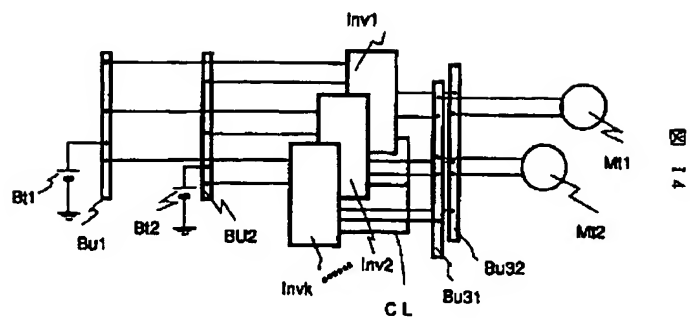


[Drawing 11]

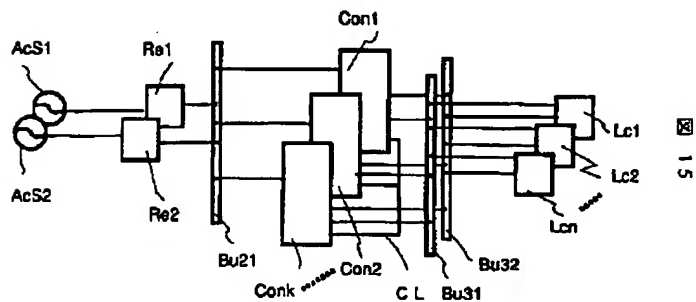


The schematic diagram illustrates a multi-channel system architecture. It features three identical channel structures arranged vertically, each connected to a common bus system. The top channel starts with a switch SW1, followed by a filter F1, and a delay unit DU1. The middle channel starts with a switch SW2, followed by a filter F2, and a delay unit DU2. The bottom channel starts with a switch SW3, followed by a filter F3, and a delay unit DU3. Each channel has its own set of control signals (C1, C2, etc.) and output signals (BU1, BU2, BUg). The bus system connects all channels, allowing for coordinated operation across multiple channels.

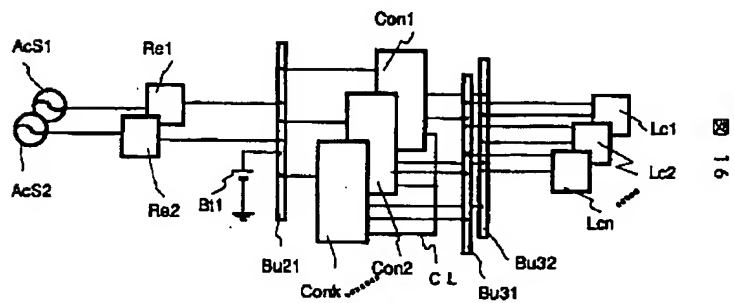
**[Drawing 14]**



[Drawing 15]



[Drawing 16]



[Translation done.]